

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

⑫ 公開特許公報(A)

昭61-142750

⑬ Int.Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和61年(1986)6月30日

H 01 L 21/60

6732-5F

審査請求 有 発明の数 1 (全2頁)

⑮ 発明の名称 絶縁基板

⑯ 特 願 昭60-261166

⑰ 出 願 昭53(1978)12月25日

⑱ 特 願 昭53-158552の分割

⑲ 発 明 者 川 野 辺 徹 小平市上水本町1450番地 株式会社日立製作所武蔵工場内
 ⑲ 発 明 者 宮 本 圭 二 小平市上水本町1450番地 株式会社日立製作所武蔵工場内
 ⑲ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地
 ⑲ 代 理 人 弁理士 小川 勝男 外1名

明 細 書

発明の名称 絶縁基板

特許請求の範囲

1. 半導体素子のはんだ電極を接続するための電極接続部を有する絶縁基板であって、上記電極接続部ははんだ付温度以下では実質的にはんだと反応しない第1の金属膜及びその上に形成されたはんだとぬれやすい第2の金属膜を有することを特徴とする絶縁基板。

発明の詳細な説明

本発明ははんだ電極付半導体素子（以下半導体チップと称す）が実装される絶縁基板に関する。

はんだ電極付半導体チップの実装法ではIBM社の開発した方法（特公昭48-1654号）が最も一般的である。この方法は、半導体チップのはんだ電極とはんだリフローボンディングするため、絶縁基板の電極接続部にあらかじめはんだベDESTALの一部を形成しておくと同時にはんだベDESTALの一部をはんだにぬれない材料でおおっておくことを特徴とする。

上記IBMのはんだ接続法はCCB (Controlled Collapse Bonding) 法とよばれており、実際には第1図(a)に示したようにセラミック基板11上に印刷法によりAg-Pd導体配線12を形成し、接合部18を除きガラス膜14をかぶせる。この後さらにはんだ槽に浸漬してはんだベDESTAL15を形成する。そして第1図(b)に示すようにはんだ電極16が付いている半導体チップ17を上記ベDESTAL15上に位置合せし、はんだの融点以上に加熱しはんだをリフローさせ接続している。

この方法の問題点はAg-Pd導体中の特にAgがはんだ中に拡散し、Ag-Pd層がどんどん減少するいわゆる“くわれ”現象のためにはんだリフロー条件が不適当の場合や、高湿に長く置かれた場合に、接合部の強度が劣化し、ひどい場合には破断することである。

本発明の目的は上記従来方法の問題をなくし、高湿でも接合強度が劣化しないようにされた電極接続部を有する絶縁基板を提供することである。

本発明は、半導体素子のはんだ電極を接続するための電極接続部を有する絶縁基板であって、上記電極接続部ははんだ付温度以下では実質的にははんだと反応しない第1の金属膜及びその上に形成されたはんだとぬれやすい第2の金属膜を有することを特徴とする。

以下第2図(a)、(b)により本発明の絶縁基板を用いた半導体接続法の一実施例について詳細に説明する。

まず第2図(a)に示すようにセラミック配線基板11を湿式法により製造する。即ち18はタングステン配線であり、このボンディング部以外を覆う絶縁膜19は基板と同材質のアルミナである。セラミック基板焼結後絶縁膜19の開孔部に化学めっき法により約2 μ mのニッケルめっき20、約2 μ mの金めっき21をほどこす。上記タングステン18、ニッケル20、金21を総称して導体配線と称す。そしてはんだ電極16が付いた半導体チップ17を用意する。上記はんだ16の量には必要に応じてコントロールする。

次に両図(b)に示すように半導体チップ17を金属膜20、21が形成された所定位置に位置合せし、その後はんだの融点以上の温度に加熱しはんだをリフローさせて上記半導体チップ17を所定位置に接合する。

以上説明した本発明の絶縁基板によれば、基板例のタングステン、及びこれの表面をおおうニッケル膜ははんだとほとんど反応しないので、高温に放置しても接合部の強度は劣化せず信頼性の高い接合が得られる。又、ニッケルめっき上にほどこした金めっきはニッケルめっき膜の酸化を防ぎ、はんだとのぬれ性をよくするものであるため従来法で必要としたはんだベDESTALは不要となる。

なお実施例ではタングステンをを用いたが、タングステン合金、モリブデン合金等でもよい。又、上記タングステン上にめっきするニッケルの代りにはんだとの反応性がそれほど大きくない(はんだ付温度以下では実質的にははんだと反応しない)金属、例えば銅、鉄、コバルト、及びニッケルを含むこれらの合金でもよい。又金めっきのかわり

に、はんだ付性のよい錫、鉛、はんだ銀等でもよい。又、セラミック基板を乾式法で製造しても良い。

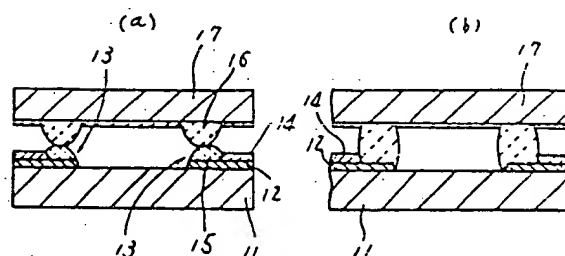
図面の簡単な説明

第1図(a)、(b)は従来の絶縁基板を用いたはんだ電極を有する半導体チップの接続法を示す断面図、第2図(a)、(b)は本発明による絶縁基板を用いたはんだ電極を有する半導体チップの接続法を示す断面図である。

11…セラミック基板、12…Ag-Pd導体配線、18…接合部、14…ガラスダム、15…はんだベDESTAL、16…半導体チップ側はんだ電極、17…半導体チップ、18…タングステン配線、19…アルミナオーバーコート、20…ニッケルめっき層、21…金めっき層。

代理人 弁理士 小川 啓 男

第 1 図



第 2 図

